



作品提交及評分指南

作品提交截止日期:

1. 預賽：**2010年6月30日** (設計文稿提交)
(基本分：第一、四、六部分；加分題：第二部分)
2. 複賽：**2010年9月17日** (作品演示錄影及最終設計文稿提交)
(基本分：第一、二、三、四、五、六、七部分)
3. 決賽：**2010年10月31日** (設計實體提交)

提交要求：

1. 請於註冊後依據註冊 ID 號碼登入網頁，提交設計文稿。
2. 大賽評審將於提交截止日期後，依據線上所提交的設計文稿進行評分。
3. 編譯的文字檔與仿真波形圖，均必須準確的展現設計作品的功能性。主辦單位將有權要求參賽者提供設計的詳細資訊，如 RTL...等。
4. 設計的演示須準確展現硬體之功能性。評審將完整評估所有的設計的演示。

重要事宜：

1. 每一位入圍複賽的參賽者，均必須親筆簽署參賽設計著作權准許公開授權書。
2. 須於 2010 年 7 月 21 日前郵寄正本的授權書至友晶科技 (住址：302 新竹縣竹北市福興東路一段 356 號)。該檔案一經簽署並生效，即確認參賽隊伍在本次大賽過程中所提交的設計文稿、其他附屬材料及演示資料，均必須為原始創作設計，並且沒有侵犯到任何第三方知識產權。
3. 檔案簽署後，提交的參賽文稿和其他附屬材料的版權將轉讓予 Altera。
4. 參賽組員仍將可保留其的設計文稿和其他所有附屬材料的複製、分發和再創作的權利。
5. Altera 作為本次大賽的主辦單位，將保留所有提交文稿的版權、大賽中所有設計及其文檔的其他使用權。



評分說明:

1. Altera 及友晶科技的專家評審，將對每一組參賽作品逐一進行評分。
2. 專家評審將依據以下表所指示的項目比重對作品進行評分。
3. 最高分的設計作品即榮獲冠軍，第二高分的設計作品將獲得亞軍，第三、第四與第五高分的設計作品則可以得到季軍。再依照作品當中最優秀而選出 FPGA 記憶體設計創新獎、FPGA 電源設計創新獎及 FPGA 驗證設計創新獎。

表: Innovate Asia - 2010 亞洲創新設計大賽評分指南

設計階段	評分標準	得分	舉例說明
設計概念	複雜性	5 分	- 設計採用了 RTOS - Nios 軟核處理器共用以及內核間的通訊
		4 分	- 使用了 DSP 運算法則 - 實現了資訊包的處理 - 實現了圖形加速
		3 分	- 使用了超過 70% 的邏輯單元和片上記憶體 - 使用了複雜的 IP 核
		2 分	- 在 Avalon 匯流排上使用了兩個以上的主設備
		1 分	- 使用了超過 50% 的邏輯單元和片上記憶體
		0 分	- 以上皆否
	功能性	5 分	- 在同一晶片上實現了自定義外設和自定義指令 - 充分利用 Nios 和 SOPC 的特點來實現設計功能，由此得到一個比其他競爭者更低成本的解決方案
		4 分	- 實現了自定義指令 - 實現了針對硬體加速的自定義外設
		3 分	- 實現了與硬體加速無關的自定義外設
		2 分	- 在 SOPC 匯流排上連接了 8 個以上的外設
		1 分	- 在 SOPC 匯流排上連接了 5 個以上的外設
		0 分	- 以上皆否



設計階段	評分標準	得分	舉例說明
設計實現	完整性	5 分	- 完成了 100% 軟體設計 + 100% 硬體演示
		4 分	- 完成了 100% 軟體設計 + 80% 硬體演示
		3 分	- 完成了軟體調試以及硬體調試
		2 分	- 只完成了軟體調試
		1 分	- 只完成了硬體調試
		0 分	- 以上皆否
提交文稿	完整性	5 pts	- 根據規定格式提交完整的設計文稿並附有圖示及對最終設計的完整描述
		4 pts	- 根據規定格式提交完整的設計文稿
		3 pts	- 完整填寫所有必要的部分、詳細的設計描述以及設計性能描述
		2 pts	- 完整填寫所有必要的部分 + 詳細的設計描述
		1 pts	- 完整填寫所有必要的部分: 設計概述, 功能描述, 性能參數, 以及設計結構
		0 pts	- 以上皆否* * 參賽者違反參賽規則, 將被取消其參賽資格。